

PATENT ABSTRACTS OF JAPAN

(11) Publication number : 08-107056
 (43) Date of publication of application : 23.04.1996

(51) Int. Cl.

H01L 21/027
 G03F 7/023
 G03F 7/11

(21) Application number : 06-239818

(71) Applicant : OKI ELECTRIC IND CO LTD

(22) Date of filing : 04.10.1994

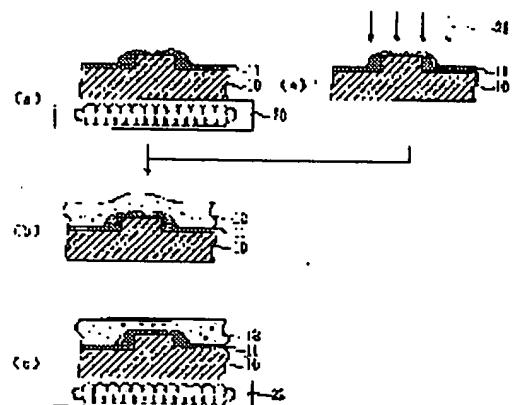
(72) Inventor : UESUGI TAKESHI

(54) METHOD OF LEVELLING OF RESIST FILM

(57) Abstract:

PURPOSE: To provide the method of leveling of a resist film by which a lower layer resist film which is free from a pin-hole, the film unevenness, etc., and is satisfactorily levelled regardless of the type of a stepped substrate.

CONSTITUTION: In order to level a lower resist film in a resist pattern forming process, first, after resist made of organic polymer material having a relatively high molecular weight is applied to a stepped substrate 10 by spin-coating, the resist is cured by a heat treatment or the exposure to ultraviolet radiation to form a lower resist film first layer 11. Then O-novolac made of organic polymer material having a low molecular weight about 1000 is applied to the lower resist film first layer 11 by spin-coating to form a lower resist film second layer 12. Then the lower resist film second layer 12 is levelled by a heat treatment at a temperature of 180°C-200°C at which the resist film shows the fluidity to form a leveled lower resist film second layer 13.



LEGAL STATUS

Date of request for examination] 25.02.2000

Date of sending the examiner's decision of rejection] 12.02.2002

Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

Date of final disposal for application]

Patent number]

Date of registration]

Number of appeal against examiner's decision of rejection]

Date of requesting appeal against examiner's decision of rejection]

Date of extinction of right]

(19)日本国特許庁(JP)

(12)公開特許公報 (A)

(11)特許出願公開番号

特開平8-107056

(43)公開日 平成8年(1996)4月23日

(51)Int.C1.⁶

識別記号

庁内整理番号

F I

技術表示箇所

H 01 L 21/027

G 03 F 7/023 5 1 1

7/11 5 0 2

H 01 L 21/30 5 7 8

審査請求 未請求 請求項の数 6

O L

(全8頁)

(21)出願番号 特願平6-239818

(22)出願日 平成6年(1994)10月4日

(71)出願人 000000295

沖電気工業株式会社

東京都港区虎ノ門1丁目7番12号

(72)発明者 上杉 純

東京都港区虎ノ門1丁目7番12号 沖電気工業株式会社内

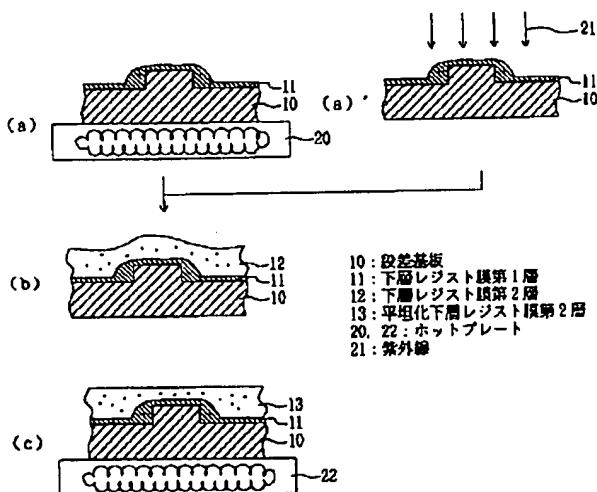
(74)代理人 弁理士 清水 守 (外1名)

(54)【発明の名称】レジスト平坦化方法

(57)【要約】

【目的】段差基板の種類に関係なく、ピンホールや、膜むら等のない良好な平坦化された下層レジスト膜を形成することができるレジスト平坦化方法を提供する。

【構成】レジストパターン形成における下層レジスト膜の平坦化方法において、段差基板10上に、比較的高分子量の有機高分子材料からなるレジストを回転塗布後、熱処理又は紫外線照射により硬化して下層レジスト膜第1層11を形成し、次に、前記下層レジスト膜第1層11上に分子量1000程度の低分子量の有機高分子材料からなるO-クレゾールノボラックを回転塗布して下層レジスト膜第2層12を形成し、次に、この下層レジスト膜第2層12を、熱流動性を有する温度(180°C~220°C)で熱処理することにより下層レジスト膜第2層12を平坦化し、平坦化下層レジスト膜第2層13を形成する。



【特許請求の範囲】

【請求項1】 レジストパターン形成における下層レジスト膜の平坦化方法において、(a)段差基板上に比較的高分子量の有機高分子材料からなるレジストを回転塗布後、熱処理又は紫外線照射により硬化して下層レジスト膜第1層を形成する工程と、(b)前記下層レジスト膜第1層上に分子量1000程度の低分子量の有機高分子材料からなるレジストを回転塗布して下層レジスト膜第2層を形成する工程と、(c)該下層レジスト膜第2層を熱流動性を有する温度で熱処理することにより前記下層レジスト膜第2層を平坦化することを有することを特徴とするレジスト平坦化方法。

【請求項2】 請求項1記載のレジスト平坦化方法において、前記分子量1000程度の有機高分子材料がO-クレゾールノボラックであり、熱流動させるための処理温度が180°C~220°Cであることを特徴とするレジスト平坦化方法。

【請求項3】 レジストパターン形成における下層レジスト膜の平坦化方法において、(a)段差基板上にカルボニル化合物を回転塗布により吸着形成する工程と、

(b)前記カルボニル化合物を吸着形成した基板上に分子量1000程度の有機高分子材料からなるレジストを回転塗布して下層レジスト膜を形成する工程と、(c)該下層レジスト膜を、熱流動性を有する温度領域で昇温処理を行うことにより下層レジスト膜を平坦化する工程とを有することを特徴とするレジスト平坦化方法。

【請求項4】 請求項3記載のレジスト平坦化方法において、前記分子量1000程度の有機高分子材料がO-クレゾールノボラックであり、熱流動させるための昇温領域が150°C~220°Cであることを特徴とするレジスト平坦化方法。

【請求項5】 レジストパターン形成における下層レジスト膜の平坦化方法において、(a)段差基板上にカルボニル化合物を回転塗布により吸着形成する工程と、

(b)前記カルボニル化合物を吸着形成した基板上に分子量1000程度の有機高分子材料からなるレジストを回転塗布して下層レジスト膜を形成する工程と、(c)前記下層レジスト膜を熱流動性を有する温度領域で低温側から高温側へ多段階で熱処理を行うことにより下層レジスト膜を平坦化する工程と、(d)前記多段階の熱処理の各間に前記下層レジスト膜を形成した基板を冷却する工程とを有することを特徴とするレジスト平坦化方法。

【請求項6】 レジストパターン形成における下層レジスト膜の平坦化方法において、(a)段差基板上にカルボニル化合物を回転塗布により吸着形成する工程と、

(b)前記カルボニル化合物を吸着形成した基板上に分子量1000程度の有機高分子材料からなるレジストを回転塗布して下層レジスト膜を形成する工程と、(c)

ランプアニール炉を用いて熱流動性を有する温度領域で短時間のフラッシングペークを繰り返すことにより前記下層レジスト膜を平坦化する工程とを有することを特徴とするレジスト平坦化方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、半導体装置の製造工程で用いられるレジストパターン形成方法における下層レジスト膜の平坦化方法に関するものである。

10 【0002】

【従来の技術】近年、半導体装置等の高集積化に伴い、微細パターン形成に関する技術的要請は、益々厳しいものとなってきている。そのような状況下にあって、段差基板上での微細パターン形成には、多層レジストが有利であり、これに用いる下層レジスト膜は平坦化の役目及び基板エッチングマスクとしての役目を担う。

【0003】このような下層レジスト膜の平坦化に関しては、例えば、特開昭62-279630号公報、特開平5-61206号公報に開示されるものがあった。上

20 記の下層レジスト膜平坦化方法では、図6に示すように、ナフトキノンジアジド系化合物よりなるホトレジストを、0.5μm程度回転塗布後、低温(110°C程度)にてベーリングし、さらに紫外線にて全面照射を行うことにより、第1層2を段差基板1上に形成し、同様の工程を繰り返して第2層3、第3層4を形成することにより積層される

【0004】

【発明が解決しようとする課題】しかしながら、上記した従来の多層レジストの形成方法では、

30 (1)ナフトキノンジアジド系化合物よりなるホトレジスト材料自身が、熱処理による流動性がよくないため、平坦化があまり良好でない。

(2)所望の膜厚(例えば1.5μm程度)を得るためにには、各形成層を薄膜(この場合、各々0.5μm程度)で形成しなければならず、薄膜の場合には、回転塗布時に平坦化があまり向上しない。

40 【0005】(3)十分な平坦化を行うには、下層レジスト膜を3層以上積層する必要があり、工程数が増え、スループットが低下するという問題点があった。また、熱処理による流動性が良好なため、平坦化の良好な材料として、低分子量(Mw 2000以下程度)で合成されたポリスチレン系樹脂及びノボラック樹脂等を下層レジスト5として段差基板6上に形成した場合には、下地基板材質の種類、熱処理温度により、図7に示すようなピンホール7が発生するという問題点があった。

【0006】本発明は、上記問題点を除去し、段差基板の種類に関係なく、ピンホールや、膜むら等のない良好な平坦化された下層レジスト膜を形成することができるレジスト平坦化方法を提供することを目的とする。

【課題を解決するための手段】本発明は、上記目的を達成するために、

(1) レジストパターン形成における下層レジスト膜の平坦化方法において、段差基板上に比較的高分子量の有機高分子材料からなるレジストを回転塗布後、熱処理又は紫外線照射により硬化して下層レジスト膜第1層を形成する工程と、前記下層レジスト膜第1層上に分子量1000程度の低分子量の有機高分子材料からなるレジストを回転塗布して下層レジスト膜第2層を形成する工程と、この下層レジスト膜第2層を熱流動性を有する温度で熱処理することにより前記下層レジスト膜第2層を平坦化する工程とを有する。

【0008】(2) 上記(1)記載のレジスト平坦化方法において、前記分子量1000程度の有機高分子材料がO-クレゾールノボラックであり、熱流動させるための処理温度が180°C~220°Cである。

(3) レジストパターン形成における下層レジスト膜の平坦化方法において、段差基板上にカルボニル化合物を回転塗布により吸着形成する工程と、前記カルボニル化合物を吸着形成した基板上に分子量1000程度の有機高分子材料からなるレジストを回転塗布して下層レジスト膜を形成する工程と、この下層レジスト膜を、熱流動性を有する温度領域で昇温処理を行うことにより下層レジスト膜を平坦化する工程とを有する。

【0009】(4) 上記(3)記載のレジスト平坦化方法において、前記分子量1000程度の有機高分子材料がO-クレゾールノボラックであり、熱流動させるための昇温領域が150°C~220°Cである。

(5) レジストパターン形成における下層レジスト膜の平坦化方法において、段差基板上にカルボニル化合物を回転塗布により吸着形成する工程と、前記カルボニル化合物を吸着形成した基板上に分子量1000程度の有機高分子材料からなるレジストを回転塗布して下層レジスト膜を形成する工程と、前記下層レジスト膜を熱流動性を有する温度領域で低温側から高温側へ多段階で熱処理を行うことにより下層レジスト膜を平坦化する工程と、前記多段階の熱処理の各間にこの下層レジスト膜を形成した基板を冷却する工程とを有する。

【0010】(6) レジストパターン形成における下層レジスト膜の平坦化方法において、段差基板上にカルボニル化合物を回転塗布により吸着形成する工程と、前記カルボニル化合物を吸着形成した基板上に分子量1000程度の有機高分子材料からなるレジストを回転塗布して下層レジスト膜を形成する工程と、前記下層レジスト膜を平坦化するための熱処理条件をランプアニール炉を用いて熱流動性を有する温度領域で短時間のフラッシングペークを繰り返すことにより下層レジスト膜を平坦化する工程とを有する。

【0011】

(1) 上記(1)又は(2)記載の発明によれば、段差基板の種類に関係なく、ピンホールや、膜むら等のない良好な平坦化された下層レジスト膜を形成することができる。

【0012】(2) 上記(3)又は(4)記載の発明によれば、上記(1)の効果に加え、基板段差部のエッジ部分に対しても、良好な平坦化下層レジスト膜が形成でき、コスト削減、工程数削減を図ることができる。

10 (3) 上記(5)記載の発明によれば、上記(1)及び(2)と同様に、ピンホールや、膜むら等がなく、かつ良好な平坦化された下層レジスト膜を形成することができる。

【0013】(4) 上記(6)記載の発明によれば、フラッシングペークによる平坦化特性は、ペーク温度及びフラッシングの間隔に大きく依存するが、O-クレゾールノボラックのように、熱流動性温度領域(分子量1000程度のO-クレゾールノボラックでは170°C~220°C程度)において、熱架橋反応が競争反応的に起こる高分子材料では、熱流動性温度領域の高温側で処理をするほど、フラッシングの間隔を長くしたほうがよく、上記(3)の多段階熱処理の各間で冷却するのと同等の効果が得られ、熱架橋反応を軽減することにより、より平坦化が向上した下層レジスト膜を形成することができる。

【0014】さらに、O-クレゾールノボラックのような熱流動性の大きい高分子材料では、ホットプレートペークのように基板からの熱処理よりもランプアニール炉によるペークのように、レジスト表面からの熱処理の方が基板との密着性も良く、上記(2)及び(3)で使用した基板の表面活性剤を適用しなくても、ピンホールや膜むら等がない下層レジスト膜を形成することができる。

【0015】

【実施例】以下、本発明の実施例を図面を参照しながら説明する。図1は本発明の第1実施例を示すレジストの形成工程断面図である。

(1) まず、図1(a)または(a')に示すように、段差基板10上にレジストを回転塗布し、下層レジスト膜第1層11を形成する。この下層レジスト膜第1層11は、熱溶融性の少ない比較的高分子量のノボラック樹脂、またはナフトキノンシアジド系化合物からなるホトレジストが望ましいが、熱硬化性又は光硬化性を有する有機高分子材料であればよく、また、膜厚も何程でもよいが、所望の膜厚(例えば、1.5~2.0μm程度)を必要とする場合には、回転塗布形成が可能で、かつ極力薄膜である方がよく、0.30~0.50μm程度が望ましい。

【0016】次に、図1(a)に示すように、下層レジスト膜第1層11を、ホットプレート20にて高温熱処

紫外線21を全面照射することにより光硬化させる。

(2) 次に、図1 (b) に示すように、下層レジスト膜第1層11上にレジストを回転塗布し、下層レジスト膜第2層12を所望の膜厚(例えば、1.5μm程度)形成する。ここで、下層レジスト膜第1層11は、下層レジスト膜第2層12中に含まれる溶剤(例えばECA, PGMEA, EL等)に対して耐性を有する程度に硬化していれば良く、熱処理温度や紫外線照射量の条件は、高分子材料の種類によって異なる。例えば、分子量10000程度のノボラック樹脂として、BCR(商品名、東京応化製)を下層レジスト膜第1層11に適用した場合には、ホットプレート20にて200~250°C程度で1~5分程度熱処理を行えば良い。

【0017】また、ナフトキノンジアジド系化合物からなるホトレジストとして、HPR-204(商品名、富士ハント製)を適用した場合には、上記同様の熱処理又は250WのHgランプにて、500~1000mJ/cm²程度紫外線21による全面照射を行うことにより、耐溶剤性を有する下層レジスト膜第1層11を形成できる。この下層レジスト膜第1層11は、比較的高分子量の有機高分子材料であるため、熱処理時、又は紫外線照射時に溶融性は小さく、また熱架橋や光架橋時の凝縮によるピンホールや膜むらは発生しない。

【0018】また、下層レジスト膜第2層12は熱処理による流動性が良好なため、平坦化の良好な低分子量(Mw1000程度)で合成されたポリスチレン系樹脂又はノボラック樹脂が望ましい。図2にO-クレゾールノボラックの各分子量における200°C熱処理時の平坦化特性を示す。図2においては、横軸にパターン幅(μm)、縦軸に表面段差(μm)が示されており、レジストの分子量1000(○印)、レジストの分子量2000(△印)、レジストの分子量3000(□印)がそれぞれ示されており、この図からレジストの分子量1000(○印)が表面段差がなく、平坦化されていることがわかる。

【0019】(3) 次に、図1 (c) に示すように、ホットプレート22にて熱処理を行うことにより、前記下層レジスト膜第1層11上に平坦化の良好な平坦化下層レジスト膜第2層13を形成することができる。平坦化のための流動性を引き起こす熱処理温度条件は、有機高分子材料の種類や、分子量の大きさによって異なるが、例えば、分子量1000程度のO-クレゾールノボラックを下層レジスト膜第2層12, 13に適用した場合には、180~220°Cで1~5分程度熱処理を行うことにより、平坦化の良好な平坦化下層レジスト膜第2層13が形成できる。

【0020】この熱処理温度180~220°Cは、図3に示すように、流動性の大きい領域aである。すなわち、図3において、横軸はピーク温度(°C)、縦軸は表

おいて、パターンはいずれも表面段差(μm)が最も小さくなっている。この下層レジスト膜第2層12, 13に用いられる有機高分子材料は、低分子量である程、熱処理による流動性が良好であり、平坦化が向上する反面、図2からも分かるように、流動性の大きい熱処理温度では、溶融した高分子の表面張力による凝縮が大きくなり、段差基板の種類によってはピンホールや膜むらが生じるが、下層レジスト膜第1層11上有機高分子材料を形成することで、溶融した高分子の表面張力による凝縮を抑制でき、段差基板の種類に関係なく、良好な平坦化下層レジスト膜第2層13を形成することができる。

【0021】なお、下層レジスト膜第2層12の平坦化は上記に説明した方法で可能であるが、下層レジスト膜の下層膜として使用する場合には、上層レジスト膜中に含まれる溶剤(例えば、ECA, PGMEA, EL等)に対して耐性でなければならない。分子量1000程度のO-クレゾールノボラックの場合には、180~220°Cの熱処理温度では、熱流動性反応の方が支配的であるが、熱架橋反応も競争反応として起こっており、例えば、180°Cの熱処理温度では30分程度、220°Cの熱処理温度では3分程度で耐溶剤性を示す下層レジスト膜が形成できる。

【0022】さらに、下層レジスト膜第2層12を180°C~220°Cの熱処理温度で平坦化した後、230°C以上の熱架橋反応が支配的な温度において処理を行うことでも、耐溶剤性を有する平坦化下層レジスト膜第2層13を形成することは可能である。ここで、O-クレゾールノボラックの分子量1000程度の下限についての説明を行う。

【0023】図4にO-クレゾールノボラックのピーク温度に対する耐溶剤特性を、図5にO-クレゾールノボラックの分子量に対する耐溶剤特性を示す。図4から、ピーク温度が高い程、耐溶剤性に有する時間が短く、熱架橋反応が促進されることが分かる。前記したように、図3から、平坦化のためには、ある程度の熱流動時間が必要であり、ピーク温度230°C以上では、熱流動時間が短いために、平坦化が途中でストップしている。

【0024】図5からO-クレゾールノボラックの分子量が小さい程、耐溶剤性に要する時間は長くなり、200°CピークでMw1000では10分程度で耐溶剤性を有するのに対して、Mw500では60分以上の時間を要することが想定される。また、200°Cよりも、高温、例えば220°Cのピークでは、当然Mw500のO-クレゾールノボラックでも、耐溶剤性は20分程度に短縮できるが、低分子量であるがために、高温ピークを行う程、熱凝縮による膜むらやピンホールの発生率は大きくなる。

【0025】上記第1実施例については、O-クレゾ

材料としては、O-クレゾールノボラックに限らず、m-, p-クレゾールノボラックを含むフェノール樹脂やその誘導体であり、かつ1000程度の低分子量のものであれば良い。ただし、分子構造や分子量によって、熱流動性温度や平坦化特性は多少異なる。

【0026】上記したように、第1実施例によれば、多層レジストにおける下層レジスト膜の平坦化において、

① 段差基板上に、下層レジスト膜第1層を比較的高分子量の有機高分子材料からなるレジストを回転塗布・熱(又は光)硬化して形成し、

② 下層レジスト膜第2層を分子量1000程度の低分子量の有機高分子材料からなるレジストを回転塗布して形成後、熱流動性を有する温度で熱処理することにより平坦化する方法を用いたので、段差基板の種類に関係なく、ピンホールや、膜むら等のない良好な平坦化下層レジスト膜を形成することができる。

【0027】次に、本発明の第2実施例について説明する。図8は本発明の第2実施例を示すレジストの形成工程断面図である。

(1) まず、第8図(a)に示すように、段差基板31上に基板の表面活性剤としてカルボニル化合物32(例えばアセトン、MEK等)を回転塗布により吸着、形成することにより、段差基板31上を表面活性化させる。

【0028】(2) 次に、図8(b)に示すように、第1実施例に示した下層レジスト膜第2層と同様の有機高分子材料を回転塗布して下層レジスト膜33を形成する。

(3) 次に、図8(c)に示すように、昇温可能なホットプレート41にて下層レジスト膜33を平坦化するための熱処理温度を、150°C程度から200°C程度までゆるやかに昇温処理(例えば、5°C/分)を行うことにより、良好な平坦化下層レジスト膜34が形成可能であった。

【0029】なお、段差基板31上を表面活性化しないで、下層レジスト膜33を直接回転塗布形成し、熱処理による平坦化を行った場合に比べ、上記説明したように、段差基板表面を活性化することで、熱処理時の溶融した高分子の表面張力による凝縮を軽減され、ピンホールや膜むら等は軽減でき、さらに平坦化のための熱処理温度を流動性の大きい温度(例えば、200°C)で処理するのに比べ、ゆるやかに昇温処理を行い、流動性を徐々に大きくした方が、ピンホールや膜むら等は抑制できた。この平坦化のための昇温処理は第1実施例にも当然適用できるが、特に第2実施例では、段差部のエッジ部分に対して効果が大きい。

【0030】また、下層レジスト膜としてO-クレゾールノボラック(分子量1000程度)を用いた場合には、表面活性剤として通常ホトレジストのバターニング時に使用されるHMDS(ヘキサメチレンジシラサン)

平坦な下層レジスト膜は形成できなかった。したがって、第1実施例において、図1(a)に示した下層レジスト膜第1層11を形成する前に、段差基板と下層レジスト膜第1層との密着性を向上するためのHMDS処理を、この第2実施例においては、カルボニル化合物による吸着形成を行うことで、コスト削減及び工程数の削減が可能である。

【0031】上記したように、第2実施例によれば、多層レジストにおける下層レジスト膜の平坦化において、

10 ① 段差基板上に、表面活性剤としてカルボニル化合物を回転・塗布により吸着形成し、
② 分子量1000程度の低分子量の有機高分子材料からなるレジストを回転塗布して下層レジスト膜を形成後、
③ その下層レジスト膜を熱流動性を有する温度領域において昇温処理することにより平坦化する方法を用いたので、基板段差部のエッジ部分に対しても、良好な平坦化下層レジスト膜が形成でき、コスト削減、工程数削減を図ることができる。

20 【0032】次に、本発明の第3実施例について説明する。本発明の第3実施例として、第2実施例で示した下層レジスト膜を平坦化するための熱処理条件を、ゆるやかな昇温処理による代わりに、流動性を有する温度領域で低温側から高温側へ多段階に熱処理を繰り返していくことでも、第2実施例と同様に良好な平坦化下層レジスト膜が形成可能である。多段階の熱処理回数は、流動性を有する温度領域で細かくとる程、理想的であるが、分子量1000程度のO-クレゾールノボラックを下層レジスト膜に適用した場合、例えば、170°Cで5分→190°Cで2分→210°Cで1分といった3段階の熱処理でも、第2実施例2とほぼ同等に、良好な平坦化下層レジスト膜が形成可能である。その場合、熱処理時間は低温側ほど長く行う方が望ましい。

30 【0033】また、多段階の熱処理の各間に下層レジスト膜を形成した段差基板を、クリーニングプレートにて冷却(例えば、23°Cで1分程度)することにより、平坦化のための熱処理時に支配的に起こる流動性反応と、競争的に起こっている熱架橋反応を軽減できるため、流動性反応の支配的な温度、時間を広くとることができ、より平坦化が向上した下層レジスト膜の形成が可能である。

40 【0034】上記したように、第3実施例によれば、多層レジストにおける下層レジスト膜の平坦化において、
① 第1又は第2の実施例と同様にして、分子量1000程度の有機高分子材料からなるレジストを回転塗布して下層レジスト膜を形成後、
② その下層レジスト膜を熱流動性を有する温度領域において、低温から高温側へ多段階に熱処理を行い、かつ多段階の熱処理の間に下層レジスト膜を形成した段差基

施例と同様に、ピンホールや、膜むら等がなく、かつ第1や第2の実施例より平坦化が向上した下層レジスト膜を形成することができる。

【0035】次に、本発明の第4実施例について説明する。本発明の第4実施例として、第2実施例や第3実施例で示した下層レジスト膜を平坦化するための熱処理条件を、ゆるやかな昇温処理にしたり、流動性を有する温度領域で低温側から高温側へ多段階に熱処理を繰り返す代わりに、図9に示すようなランプアニール炉を用いて、熱流動性を有する温度にて短時間のフラッシングペークを繰り返すことでも良好な平坦化下層レジスト膜が形成可能である。

【0036】なお、図9において、51はアークランプ、52は反射板、53は石英板、54はメタルチャンバ、55はウエハ、56はパイロメータである。例えば、分子量1000程度のO-クレゾールノボラックを下層レジスト膜に適用した場合、フラッシングのピーク温度を210°C、フラッシングの間隔を10秒程度にして10分間程度処理を行うことにより、第2及び第3実施例とほぼ同等に良好な平坦化下層レジスト膜が形成できる。

【0037】このように、第4実施例によれば、上記で説明したフラッシングピークによる平坦化特性は、ピーク温度及びフラッシングの間隔に大きく依存するが、O-クレゾールノボラックのように、熱流動性温度領域（分子量1000程度のO-クレゾールノボラックでは170°C～220°C程度）において、熱架橋反応が競争反応的に起こる高分子材料では、熱流動性温度領域の高温側で処理をするほど、フラッシングの間隔を長くしたほうがよく、第3実施例の多段階熱処理の各間で冷却するのと同等の効果が得られ、熱架橋反応を軽減することにより、より平坦化が向上した下層レジスト膜を形成することができる。

【0038】更に、O-クレゾールノボラックのような熱流動性の大きい高分子材料では、ホットプレートピークのように基板からの熱処理よりも、ランプアニール炉によるピークのように、レジスト表面からの熱処理の方が基板との密着性も良く、第2、第3の実施例で使用した基板の表面活性剤を適用しなくとも、ピンホールや膜むら等がない下層レジスト膜が形成できる。

【0039】なお、本発明は上記実施例に限定されるものではなく、本発明の趣旨に基づいて種々の変形が可能であり、これらを本発明の範囲から排除するものではない。

【0040】

【発明の効果】以上、詳細に説明したように、本発明によれば、以下のような効果を奏することができる。

（1）請求項1又は2記載の発明によれば、段差基板の種類に関係なく、ピンホールや、膜むら等のない良好な

【0041】（2）請求項3又は4記載の発明によれば、上記（1）の効果に加え、基板段差部のエッジ部分に対しても、良好な平坦化下層レジスト膜が形成でき、コスト削減、工程数削減を図ることができる。

（3）請求項5記載の発明によれば、上記（1）及び（2）と同様に、ピンホールや、膜むら等がなく、かつ良好な平坦化された下層レジスト膜を形成することができる。

【0042】（4）請求項6記載の発明によれば、フラッシングピークによる平坦化特性は、ピーク温度及びフラッシングの間隔に大きく依存するが、O-クレゾールノボラックのように熱流動性温度領域（分子量1000程度のO-クレゾールノボラックでは170°C～220°C程度）において、熱架橋反応が競争反応的に起こる高分子材料では、熱流動性温度領域の高温側で処理をするほど、フラッシングの間隔を長くしたほうがよく、上記（3）の多段階熱処理の各間で冷却するのと同等の効果が得られ、熱架橋反応を軽減することにより、より平坦化が向上した下層レジスト膜を形成することができる。

【0043】更に、O-クレゾールノボラックのような熱流動性の大きい高分子材料では、ホットプレートピークのように基板からの熱処理よりも、ランプアニール炉によるピークのように、レジスト表面からの熱処理の方が基板との密着性も良く、上記（2）及び（3）で使用した基板の表面活性剤を適用しなくとも、ピンホールや膜むら等がない下層レジスト膜を形成することができる。

【図面の簡単な説明】

【図1】本発明の第1実施例を示すレジストの形成工程断面図である。

【図2】O-クレゾールノボラックの各分子量における200°C熱処理時の平坦化特性図である。

【図3】ピーク温度に対するレジストの平坦化特性図である。

【図4】O-クレゾールノボラックのピーク温度に対する耐溶剤特性図である。

【図5】O-クレゾールノボラックの分子量に対する耐溶剤特性図である。

【図6】従来のレジストの断面図である。

【図7】従来の他のレジストの断面図である。

【図8】本発明の第2実施例を示すレジストの形成工程断面図である。

【図9】ランプアニール炉の概略説明図である。

【符号の説明】

10, 31 段差基板

11 下層レジスト膜第1層

12 下層レジスト膜第2層

13 平坦化下層レジスト膜第2層

20, 22, 41 ホットプレート

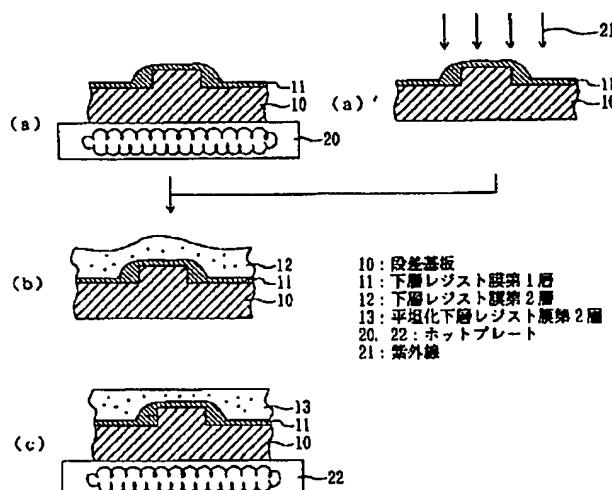
11

3 2 カルボニル化合物
 3 3 下層レジスト膜
 3 4 平坦化下層レジスト膜
 5 1 アークランプ
 5 2 反射板

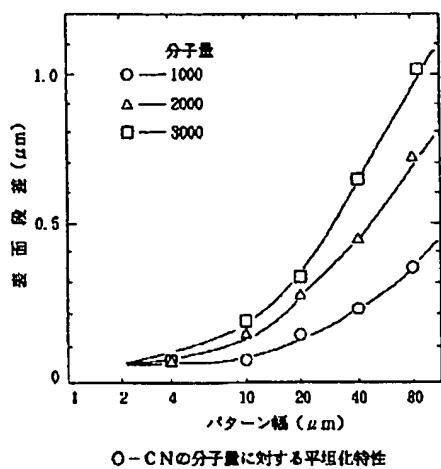
12

5 3 石英板
 5 4 メタルチャンバ
 5 5 ウエハ
 5 6 パイロメータ

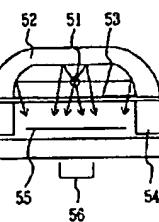
【図1】



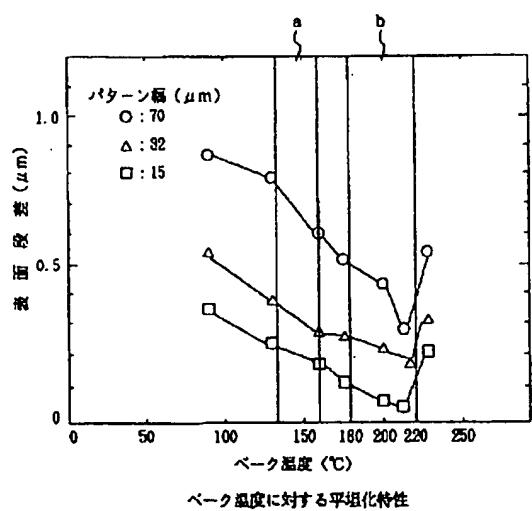
【図2】



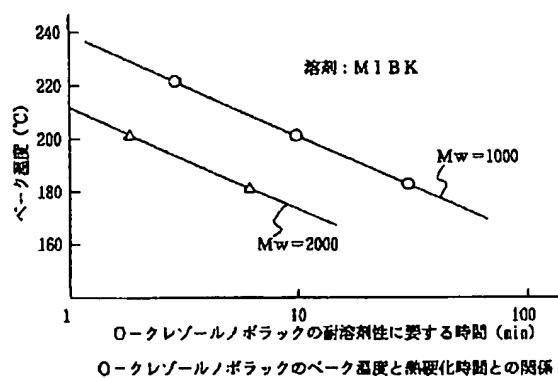
【図9】



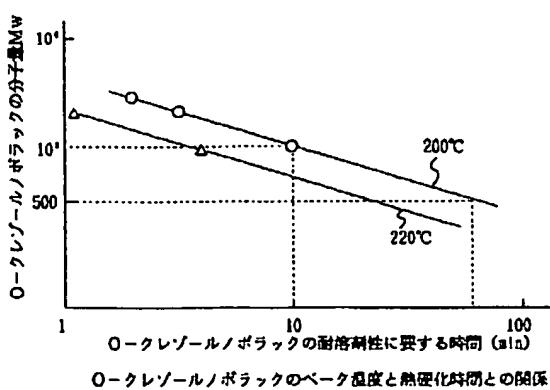
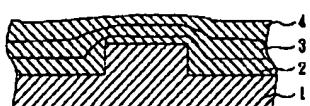
【図3】



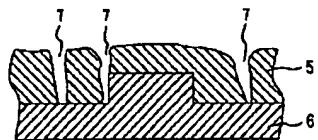
【図4】



【図6】



【図7】



【図8】

